

Силабус навчальної дисципліни

№	Назва поля	Детальний контент, коментарі
1.	Назва факультету	Факультет комп'ютерної інженерії та інформаційних технологій
2.	Рівень вищої освіти	Бакалаврський
3.	Код і назва спеціальності	F7 Комп'ютерна інженерія
4.	Тип і назва освітньої програми	ОПП «Комп'ютерна інженерія»
5.	Код і назва дисципліни (інформація з ЦІСТ)	Розробка систем на кристалі (System-on-a-Chip)
6.	Кількість ЄКТС кредитів	4
7.	Структура дисципліни (розподіл за видами та годинами навчання)	28 г. – 14 лк, 20 г. – 5 лб, 8 г. – 4 конс, 34 г. – самостійна робота, вид контролю: залік
8.	Графік (терміни) вивчення дисципліни	3-й рік, 6-й семестр
9.	Передумови для навчання за дисципліною	Раніше мають бути вивчені дисципліни «Комп'ютерна логіка», «Мови опису апаратури»
10.	Анотація (зміст) дисципліни	<p>Обов'язкова дисципліна професійної та практичної підготовки, передбачає вивчення теоретичних основ синтезу цифрових систем на кристалах, діагностики та тестопридатного проектування SoC, отримання практичних навичок розробки, тестування і діагностування мініатюрних, спеціалізованих, економічних, мобільних і швидкодіючих цифрових виробів на кристалах.</p> <p>Тема 1. Мета, задачі, зміст та обсяг курсу. Література. Технологічні конструктиви для імплементації цифрових систем на кристалах. Сучасні тенденції розвитку систем на кристалах. Архітектури компонентів для проектування цифрових систем на кристалах.</p> <p>Тема 2. Алгоритм проектування систем на кристалах. Структура проекту і Testbench, описаних мовою VHDL. Структура хмарного сервісу проектування і симуляції EDA Playground (https://www.edaplayground.com).</p> <p>Тема 3. Опис простих елементів комбінаційної логіки мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p>Тема 4. Опис складних елементів комбінаційної логіки мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p>Тема 5. Опис каскадного суматора, суматора з прискореним переносом мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p>Тема 6. Опис послідовностних елементів мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p>Тема 7. Опис регістру зсуву мовою VHDL. Розгляд</p>

		<p>прикладів опису і симуляції. Реалізація регістру зсуву з лінійним зворотним зв'язком на FPGA.</p> <p>Тема 8. Опис різних видів пам'яті мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p>Тема 9. Опис інтерфейсу UART мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p>Тема 10. Опис перетворювача двійкових чисел у двійково-десятковий формат BCD мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p>Тема 11. Опис 7-сегментного дисплею мовою VHDL. Розгляд прикладів опису і симуляції. Реалізація 7-сегментного дисплею на FPGA.</p> <p>Тема 12. Модель симуляції EEPROM з використанням інтерфейсу I2C мовою VHDL. Розгляд прикладів опису і симуляції. Використання різних типів пам'яті при проектуванні мікропроцесорного ядра для імплементації в FPGA.</p> <p>Тема 13. Опис керуючого автомата мікропроцесорного ядра з використанням перелічуваного типу мовою VHDL з циклом роботи в два такту.</p> <p>Тема 14. Технології проектування цифрових систем на кристалах. Рівні абстракції. Y-діаграма. Поведінкові та структурні моделі системного та процесорного рівнів проектування. Процедура синтезу на системному та процесорному рівнях.</p> <p>ЛБ1. Формування VHDL опису фрагменту схеми</p> <p>ЛБ2. Формування VHDL опису суматора</p> <p>ЛБ3. Формування VHDL опису фрагменту послідовної схеми</p> <p>ЛБ4. Формування VHDL опису модуля пам'яті</p> <p>ЛБ5. Формування опису 7-сегментного дисплею мовою VHDL</p>
11.	Компетентності, знання, вміння, розуміння, якими оволодіє здобувач вищої освіти в процесі навчання	<p>Професійні компетенції:</p> <p>Здатність створювати нові проекти цифрових систем на кристалах за допомогою системи автоматизованого проектування (або хмарного сервісу проектування і симуляції EDA Playground) та мови опису апаратури VHDL, здійснення функціонального моделювання проекту цифрової системи на кристалі, створення опису складних елементів цифрової системи на кристалі мовою VHDL, формулювання і вирішення практичних задач проектування, тестування і діагностування цифрових пристроїв з використанням традиційних і квантових моделей.</p> <p>Знати: технологічні конструктиви для імплементації цифрових систем на кристалах; основи тестопридатного проектування SoC, SiP за допомогою</p>

		<p>IEEE 1500; архітектури систем на кристалах; структуру хмарного сервісу проектування і симуляції EDA Playground (https://www.edaplayground.com); традиційні і квантові моделі об'єктів проектування, діагностування та несправностей; традиційні і квантові методи генерації тестів цифрових пристроїв; методи моделювання і діагностування несправностей цифрових пристроїв; основи використання мови опису апаратури VHDL для опису об'єктів проектування і Testbench;</p> <p>Вміти: створювати нові проекти цифрових систем на кристалах за допомогою хмарного сервісу проектування і симуляції EDA Playground (https://www.edaplayground.com) та мови опису апаратури VHDL; здійснювати функціональне моделювання проекту цифрової системи на кристалі; створювати опис складних елементів цифрової системи на кристалі мовою VHDL; формулювати і вирішувати практичні задачі проектування, тестування і діагностування цифрових пристроїв з використанням традиційних і квантових моделей.</p>
12.	Результати навчання здобувача вищої освіти	<p>вміти: створювати нові проекти цифрових систем на кристалах за допомогою систем автоматизованого проектування та мови опису апаратури VHDL; здійснювати функціональне моделювання проекту цифрової системи на кристалі; формулювати і вирішувати практичні задачі проектування, тестування і діагностування SoC.</p>
13.	Система оцінювання відповідно до кожного завдання для складання заліку/екзамену	<p>1. Відпрацювати та захистити лабораторні роботи. 2. Отримати за семестр не менше 60 балів. 3. Скласти залік.</p> <p>Оцінка за семестр $O_{\text{сем}}$: $(12-20 \text{ балів}) \times 5 \text{ лб} = 60-100$ балів. Підсумкова оцінка $Q_{\text{зал підсум}} = 60-100$ балів</p>
14.	Якість освітнього процесу	<p>Дотримання принципів академічної доброчесності (http://lib.nure.ua/plagiat). Оновлення робочої програми дисципліни – 2025 р. Лабораторний практикум виконується за допомогою хмарного сервісу проектування і симуляції EDA Playground.</p>
15.	Методичне забезпечення	<p>Базова література:</p> <ol style="list-style-type: none"> 1. V. Hahanov. Vector Logic Computing. Springer. 2026. 2. D. Harris, S. Harris. Digital Design and Computer Architecture. 2nd Edition. Elsevier. 2014. 3. D. D. Gajski, S. Abdi, A. Gerstlauer, G. Schirner, Embedded System Design: Modeling, Synthesis, Verification, Springer, ISBN 978-1-4419-0503-1, 2009. 4. V. Hahanov. Cyber Physical Computing for IoT-driven Services. Springer International Publishing, Switzerland. 2018. 279 p.

		<p>5. Хаханов, Є.І. Литвинова, О.М. Матвійків, С.В. Чумаченко. Проектування і тестування цифрових систем на кристалах. Харків: ХНУРЕ. 2014. 484 с.</p> <p>6. J.A. Ang, D.J. Mountain. New Horizons for High-Performance Computing // COMPUTER. Dec. 2022. P. 156 – 162.</p> <p>Допоміжна література:</p> <p>1. R. Ubar, J. Raik, M. Jenihhin, A. Jutman. Structural Decision Diagrams in Digital Test: Theory and Applications. Birkhäuser. 2024.</p> <p>2. Design of Digital Systems and Devices / Marian Adamski, Alexander Barkalov, Marek Wegrzyn // Springer. – 2011. – 362 p.</p> <p>3. Abramovici M. Digital System Testing and Testable Design / M. Abramovici, M.A. Breuer, A.D. Friedman. – Computer Science Press. – 1998.– 652 p.</p> <p>4. IEEE 1500 Web Site. http://grouper.ieee.org/groups/1500/.</p> <p>5. Taraate, V. (2023). FPGA Architecture and Design Flow. In: Digital Design from the VLSI Perspective. Springer, Singapore. https://doi.org/10.1007/978-981-19-4652-3_19</p>
16.	Розробник силябусу (посада, ПБ, ел. пошта)	В.І. Литвинова, проф. каф. АПОТ, д.т.н.. проф. E-mail: eugenia.litvinova@nure.ua