

## Силабус навчальної дисципліни

№	Назва поля	Детальний контент, коментарі
1.	Назва факультету	Факультет комп'ютерної інженерії та управління
2.	Рівень вищої освіти	Бакалаврський
3.	Код і назва спеціальності	123 Комп'ютерна інженерія
4.	Тип і назва освітньої програми	ОПП «Комп'ютерна інженерія»
5.	Код і назва дисципліни (інформація з ЦІСТ)	SoC
6.	Кількість ЄКТС кредитів	4
7.	Структура дисципліни (розподіл за видами та годинами навчання)	28 г. – 14 лк, 20 г. – 5 лб, 8 г. – 4 конс, 34 г. – самостійна робота, вид контролю: залік
8.	Графік (терміни) вивчення дисципліни	3-й рік, 6-й семестр
9.	Передумови для навчання за дисципліною	Раніше мають бути вивчені дисципліни «Комп'ютерна логіка», «Мови опису апаратури»
10.	Анотація (зміст) дисципліни	<p>Обов'язкова дисципліна професійної та практичної підготовки, передбачає вивчення теоретичних основ синтезу цифрових систем на кристалах, діагностики та тестопридатного проектування SoC, отримання практичних навичок розробки, тестування і діагностування мініатюрних, спеціалізованих, економічних, мобільних і швидкодіючих цифрових виробів на кристалах.</p> <p><b>Тема 1.</b> Мета, задачі, зміст та обсяг курсу. Література. Технологічні конструктиви для імплементації цифрових систем на кристалах. Сучасні тенденції розвитку систем на кристалах. Архітектури компонентів для проектування цифрових систем на кристалах.</p> <p><b>Тема 2.</b> Алгоритм проектування систем на кристалах. Структура проекту і Testbench, описаних мовою VHDL. Структура хмарного сервісу проектування і симуляції EDA Playground (<a href="https://www.edaplayground.com">https://www.edaplayground.com</a>).</p> <p><b>Тема 3.</b> Опис простих елементів комбінаційної логіки мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p><b>Тема 4.</b> Опис складних елементів комбінаційної логіки мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p><b>Тема 5.</b> Опис каскадного суматора, суматора з прискореним переносом мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p><b>Тема 6.</b> Опис послідовностних елементів мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p><b>Тема 7.</b> Опис регістру зсуву мовою VHDL. Розгляд прикладів опису і симуляції. Реалізація регістру зсуву</p>

		<p>з лінійним зворотним зв'язком на FPGA.</p> <p><b>Тема 8.</b> Опис різних видів пам'яті мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p><b>Тема 9.</b> Опис інтерфейсу UART мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p><b>Тема 10.</b> Опис перетворювача двійкових чисел у двійково-десятковий формат BCD мовою VHDL. Розгляд прикладів опису і симуляції.</p> <p><b>Тема 11.</b> Опис 7-сегментного дисплею мовою VHDL. Розгляд прикладів опису і симуляції. Реалізація 7-сегментного дисплею на FPGA.</p> <p><b>Тема 12.</b> Модель симуляції EEPROM з використанням інтерфейсу I2C мовою VHDL. Розгляд прикладів опису і симуляції. Використання різних типів пам'яті при проектуванні мікропроцесорного ядра для імплементації в FPGA.</p> <p><b>Тема 13.</b> Опис керуючого автомата мікропроцесорного ядра з використанням перелічуваного типу мовою VHDL з циклом роботи в два такту.</p> <p><b>Тема 14.</b> Технології проектування цифрових систем на кристалах. Рівні абстракції. Y-діаграма. Поведінкові та структурні моделі системного та процесорного рівнів проектування. Процедура синтезу на системному та процесорному рівнях.</p> <p><b>ЛБ1.</b> Формування VHDL опису фрагменту схеми</p> <p><b>ЛБ2.</b> Формування VHDL опису суматора</p> <p><b>ЛБ3.</b> Формування VHDL опису фрагменту послідовної схеми</p> <p><b>ЛБ4.</b> Формування VHDL опису модуля пам'яті</p> <p><b>ЛБ5.</b> Формування опису 7-сегментного дисплею мовою VHDL</p>
11.	Компетентності, знання, вміння, розуміння, якими оволодіє здобувач вищої освіти в процесі навчання	<p><b>Професійні компетенції:</b></p> <p>Здатність створювати нові проекти цифрових систем на кристалах за допомогою системи автоматизованого проектування (або хмарного сервісу проектування і симуляції EDA Playground) та мови опису апаратури VHDL, здійснення функціонального моделювання проекту цифрової системи на кристалі, створення опису складних елементів цифрової системи на кристалі мовою VHDL, формулювання і вирішення практичних задач проектування, тестування і діагностування цифрових пристроїв з використанням традиційних і квантових моделей.</p> <p><b>Знати:</b> технологічні конструктиви для імплементації цифрових систем на кристалах; основи тестопридатного проектування SoC, SiP за допомогою IEEE 1500; архітектури систем на кристалах;</p>

		<p>структуру хмарного сервісу проектування і симуляції EDA Playground (<a href="https://www.edaplayground.com">https://www.edaplayground.com</a>); традиційні і квантові моделі об'єктів проектування, діагностування та несправностей; традиційні і квантові методи генерації тестів цифрових пристроїв; методи моделювання і діагностування несправностей цифрових пристроїв; основи використання мови опису апаратури VHDL для опису об'єктів проектування і Testbench;</p> <p><b>Вміти:</b> створювати нові проекти цифрових систем на кристалах за допомогою хмарного сервісу проектування і симуляції EDA Playground (<a href="https://www.edaplayground.com">https://www.edaplayground.com</a>) та мови опису апаратури VHDL; здійснювати функціональне моделювання проекту цифрової системи на кристалі; створювати опис складних елементів цифрової системи на кристалі мовою VHDL; формулювати і вирішувати практичні задачі проектування, тестування і діагностування цифрових пристроїв з використанням традиційних і квантових моделей.</p>
12.	Результати навчання здобувача вищої освіти	<p>вміти: створювати нові проекти цифрових систем на кристалах за допомогою систем автоматизованого проектування та мови опису апаратури VHDL; здійснювати функціональне моделювання проекту цифрової системи на кристалі; формулювати і вирішувати практичні задачі проектування, тестування і діагностування SoC.</p>
13.	Система оцінювання відповідно до кожного завдання для складання заліку/екзамену	<p>1. Відпрацювати та захистити лабораторні роботи.  2. Отримати за семестр не менше 60 балів.  3. Скласти залік.</p> <p>Оцінка за семестр <math>O_{\text{сем}}</math> : (12-20 балів)х5 лб = 60-100 балів.  Підсумкова оцінка <math>Q_{\text{зал підсум}}</math> = 60-100 балів</p>
14.	Якість освітнього процесу	<p>Дотримання принципів академічної доброчесності (<a href="http://lib.nure.ua/plagiat">http://lib.nure.ua/plagiat</a>). Оновлення робочої програми дисципліни – 2023 р. Лабораторний практикум виконується за допомогою хмарного сервісу проектування і симуляції EDA Playground.</p>
15.	Методичне забезпечення	<p>Базова література:</p> <ol style="list-style-type: none"> <li>1. D. Harris, S. Harris. Digital Design and Computer Architecture. – 2nd Edition. – Elsevier.– 2014.</li> <li>2. D. D. Gajski, S. Abdi, A. Gerstlauer, G. Schirner, Embedded System Design: Modeling, Synthesis, Verification, Springer, ISBN 978-1-4419-0503-1, 2009.</li> <li>3. V. Hahanov. Cyber Physical Computing for IoT-driven Services. Springer International Publishing. Switzerland. 2018. 279 p.</li> <li>4. Хаханов, Є.І. Литвинова, О.М. Матвійків, С.В. Чумаченко. Проектування і тестування цифрових систем на кристалах. Харків: ХНУРЕ. – 2014. – 484 с.</li> </ol>

		<p>5. J.A. Ang, D.J. Mountain. New Horizons for High-Performance Computing // COMPUTER. Dec. 2022. P. 156 – 162.</p> <p>Допоміжна література:</p> <p>1. Design of Digital Systems and Devices / Marian Adamski, Alexander Barkalov, Marek Wegrzyn // Springer. – 2011. – 362 p.</p> <p>2. Abramovici M. Digital System Testing and Testable Design / M. Abramovici, M.A. Breuer, A.D. Friedman. – Computer Science Press. – 1998.– 652 p.</p> <p>3. IEEE 1500 Web Site. <a href="http://grouper.ieee.org/groups/1500/">http://grouper.ieee.org/groups/1500/</a>.</p> <p>4. Taraate, V. (2023). FPGA Architecture and Design Flow. In: Digital Design from the VLSI Perspective. Springer, Singapore. <a href="https://doi.org/10.1007/978-981-19-4652-3_19">https://doi.org/10.1007/978-981-19-4652-3_19</a></p>
16.	Розробник силабусу (посада, ПІБ, ел. пошта)	В.І. Литвинова, проф. каф. АПОТ, д.т.н.. проф. E-mail: <a href="mailto:eugenia.litvinova@nure.ua">eugenia.litvinova@nure.ua</a>